

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-325355

(43)Date of publication of application : 08.11.2002

(51)Int.Cl.

H02H 9/02  
// G05F 1/10  
G05F 1/12

(21)Application number : 2001-130239

(71)Applicant : KANSAI ELECTRIC POWER CO INC:THE

(22)Date of filing : 26.04.2001

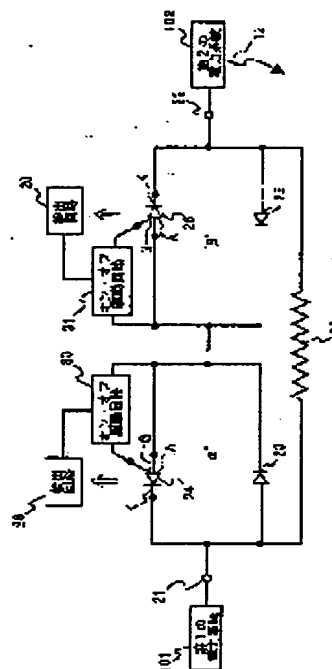
(72)Inventor : SUGAWARA YOSHITAKA

## (54) CURRENT-LIMITING DEVICE

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To make a current-limiting device which is compact, light-weight, and long-lived, by constituting the device chiefly of semiconductor elements, and to make the scroll structure a small power capacity, by arranging to complete circuit breaking, before accidental current becomes large.

**SOLUTION:** The current-limiting device is constituted by having two basic devices connected in anti-series, in which diodes 23, 25 and wide gap semiconductor bipolar elements 24, 26 are respectively connected in anti-parallel between alternate current terminals 21, 22, to which arrangement a current-limiting impedance 27 is connected in parallel, and by installing respectively light-receptive-element stored detector circuits 28, 29, that detect accidental current and on-off drive circuits 30, 31 of the wide-gap semiconductor bipolar elements.



## LEGAL STATUS

[Date of request for examination] 28.06.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3600802

[Date of registration] 24.09.2004

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2002-325355  
(P2002-325355A)

(43) 公開日 平成14年11月8日 (2002.11.8)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テ-マコ-ト <sup>7</sup> (参考)
H 0 2 H 9/02		H 0 2 H 9/02	D 5 G 0 1 3
// G 0 5 F 1/10	3 0 4	G 0 5 F 1/10	3 0 4 M 5 H 4 1 0
	1/12	1/12	5 H 4 2 0

審査請求 有 請求項の数13 O L (全 18 頁)

(21) 出願番号 特願2001-130239(P2001-130239)

(22) 出願日 平成13年4月26日 (2001.4.26)

(71) 出願人 000156938

関西電力株式会社

大阪府大阪市北区中之島3丁目3番22号

(72) 発明者 菅原 良孝

大阪市北区中之島3丁目3番22号 関西電力株式会社内

(74) 代理人 100062926

弁理士 東島 隆治

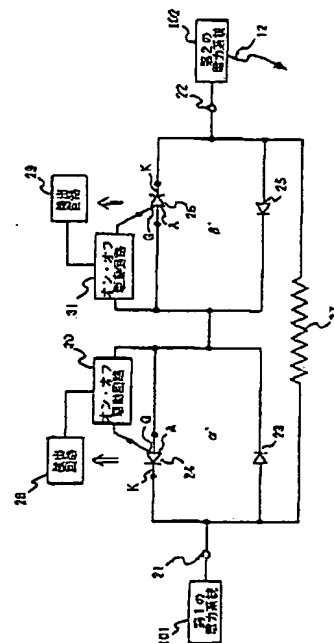
最終頁に続く

## (54) 【発明の名称】 限流装置

## (57) 【要約】 (修正有)

【課題】 従来の限流装置は形状が大きく重く、且つ閉局時の接点焼損により短寿命であるうえに、事故電流を検出してから限流するまでに要する時間（限流開始時間）が遅く大きな短絡電流が流れてしまうという問題があった。この結果、限流器以外の各種の系統機器（区分開閉器、柱上変圧器、ガイシ、電圧電流変成器）も大電流に耐えられるように大電力容量のものにせざるをえず、大型大重量化し価格も高価になっていた。

【解決手段】 交流端子21、22の間にダイオード23、25とワイドギャップ半導体バイポーラ素子24、26とをそれぞれ逆並列に接続した基本デバイスを2個逆直列に接続し、これに限流インピーダンス27を並列接続するとともに、事故電流を検出する受光素子内蔵検出回路28、29とワイドギャップ半導体バイポーラ素子のオン・オフ用駆動回路30、31とをそれぞれ装備して限流装置を構成した。



## 【特許請求の範囲】

【請求項1】 2つの電力系統に各々接続される2つの交流端子、

ダイオードとワイドギャップ半導体制御素子とを逆並列に接続した単位逆並列接続体、

前記単位逆並列接続体を2個逆直列に前記2つの交流端子間に接続してなる直列接続体、

前記2つの交流端子間に前記直列接続体に並列に接続された限流インピーダンス、

前記ワイドギャップ半導体制御素子に事故電流が流れたときに制御素子が生ずる発光を検出する、受光素子内蔵の検出回路、

前記検出回路の事故電流検出出力に基づいて前記ワイドギャップ半導体制御素子をオン・オフ動作させる駆動回路を具備する限流装置。

【請求項2】 2つの電力系統に各々接続される2つの交流端子、

ワイドギャップ半導体ダイオードとワイドギャップ半導体制御素子とを逆並列に接続した単位逆並列接続体、

前記単位逆並列接続体を2個逆直列に前記2つの交流端子間に接続してなる直列接続体、

前記2つの交流端子間に前記直列接続体に並列に接続された限流インピーダンス、

前記ワイドギャップ半導体制御素子に事故電流が流れたときに制御素子が生ずる発光を検出する、受光素子内蔵の検出回路、

前記検出回路の事故電流検出出力に基づいて前記ワイドギャップ半導体制御素子をオン・オフ動作させる駆動回路を具備する限流装置。

【請求項3】 前記ワイドギャップ半導体制御素子がシリコンカーバイド制御素子であることを特徴とする請求項1又は2記載の限流装置。

【請求項4】 前記ワイドギャップ半導体ダイオードがシリコンカーバイドダイオードであることを特徴とする請求項1又は2記載の限流装置。

【請求項5】 前記受光素子が半導体受光素子であることを特徴とする、請求項1から4までのいずれかに記載の限流装置。

【請求項6】 前記限流インピーダンスが抵抗器であることを特徴とする、請求項1から5までのいずれかに記載の限流装置。

【請求項7】 前記ワイドギャップ半導体制御素子がアノードゲート駆動型のSiC制御素子であることを特徴とする、請求項1から6までのいずれかに記載の限流装置。

【請求項8】 前記ワイドギャップ半導体制御素子がGaN制御素子であることを特徴とする請求項1～6記載の限流装置。

【請求項9】 前記ダイオード及びワイドギャップ半導体制御素子が多直列接続されていることを特徴とする請

求項1～8記載の限流装置。

【請求項10】 前記ワイドギャップ半導体制御素子がGaN-GTOサイリスタであることを特徴とする請求項1～9記載の限流装置。

【請求項11】 前記ワイドギャップ半導体制御素子がp型SiC-IGBTであることを特徴とする請求項1～9記載の限流装置。

【請求項12】 前記ワイドギャップ半導体制御素子がノーマリーオンSiC静電誘導型サイリスタであることを特徴とする請求項1～9記載の限流装置。

【請求項13】 前記のダイオードと前記のワイドギャップ半導体制御素子がモノリシックな単位逆並列接続体として構成されていることを特徴とする請求項1～12に記載の限流装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、限流装置に関する。本発明は特に低圧、高圧、特別高圧系統から基幹系統、に至る全ての電力系統において、系統事故による過電流、変圧器やコンデンサ設備投入時のインラッシュ電流、低圧系統での負荷投入時のインラッシュ電流等を抑制する限流装置に関する。

【0002】

【従来の技術】現在一般に全ての電力系統において、系統事故による過電流、変圧器やコンデンサ設備投入時のインラッシュ電流、低圧系統での負荷投入時のインラッシュ電流等を抑制するために高性能、高速、小容量、軽易な限流装置が要望されている。従来、この種の目的のための限流装置の代表的なものとして高速機械式真空バルブとSi-GTOサイリスタとの組合せで構成される複合型限流装置が開発され、文献「電気学会論文誌B、117巻10号1360頁～1367頁、1997年」等に開示されている。図12の(a)はその主要回路構成を示す。同図に示すようにその先行例では、高速機械式真空バルブ103、逆並列に接続された2個のSi-GTOサイリスタ104、105、スナバ回路106、と限流インピーダンス107が第1及び第2の2つの電力系統101と102間に互に並列に接続されている。

【0003】この先行例の複合型限流装置では、正常時は高速機械式真空バルブ103をオンして使用するのにインピーダンスは実用上無視できるレベルである。たとえば第2の電力系統102側に短絡事故112が発生した場合は変流器すなわち電磁式検出装置108aを設けた事故検出回路108で事故電流を検出して制御回路109を作動させ、この制御回路109からの出力でSi-GTOサイリスタ104、105をターンオンさせる。一方、高速機械式真空バルブ103をオフさせる指令も出させる。前記指令が出ると、高速機械式真空バルブ103は電磁反発力により接点を高速に開極する。そ

の結果、高速機械式真空バルブ103に流れていた事故電流はSi-GTOサイリスタに転流する。その後Si-GTOサイリスタ104、105をターンオフさせると、短絡電流は限流インピーダンス107によって規定値に限流されて流れる。先行例の複合型限流装置はこのようにして限流動作を行うものである。

【0004】

【発明が解決しようとする課題】上記の先行例の複合型限流装置は以下の問題点を有する。

【0005】1. 機械式真空バルブ(VCB)103を使用しているので装置が大きく重くなる。

【0006】2. 開極時に高速機械式真空バルブ内でアークが発生しこのアークにより接点が焼損する。したがって繰り返し使用回数が著しく制限され寿命が短い。

【0007】3. 高速の機械式真空バルブでも開極速度が約250マイクロ秒と遅いため、短絡事故発生後開極するまでに、短絡電流が図12の(b)のハッチングで示すように大きな値になって流れてしまう。したがって大電流容量にしなければならず、高速機械式真空バルブが大型大重量化し、価格も高価になる。

【0008】4. 事故検出装置としては電磁式検出装置108aが使用されるが、それは形状が大きく且つ検出時間も約100マイクロ秒と遅く、事故を検出するまでに大きな短絡電流が流れる。

【0009】5. シリコン(Si)で構成される従来のGTOサイリスタは電流遮断耐量が小さい。そこで上記3、4項の原因で増大してしまう所定の大きな短絡電流を遮断するために素子を大面積にしたり、複数個並列接続したりする必要がある。このため、装置が大型大重量化する一方、大電流による発熱を防ぐために冷却設備も大型大重量化する。また、従来のSi-GTOはターンオフ時間が20マイクロ秒以上と遅く、ターンオフするまでに大きな短絡電流が流れてしまうので、それに耐える構造とするために装置が大型で重量化してしまう。

【0010】6. 実際の電流遮断の時間には上記3、4、5項で説明した所用時間の上に、更に事故電流が高速機械式真空バルブからSi-GTOサイリスタに転流する転流時間が加わる。したがって従来装置では事故電流を検出してから限流するまでに約600マイクロ秒もの時間を要し、限流の開始が遅くなり、この間に短絡電流が大きな値になって流れてしまう。例えば、電圧6kV・電流容量400Aの配電系統にこの複合型限流装置を設置した場合、事故時の短絡電流は約3500Aに及ぶ。それゆえ正常状態では400Aでしか使わないのに、限流装置を構成するSi-GTOサイリスタやダイオード、高速機械式真空バルブや限流インピーダンスを、事故時の短絡電流に対応できるようにするため3500Aの大電流容量のものにする必要があり、このため限流装置が大型且つ大重量化し価格も高価になる。

【0011】以上のように、従来技術には装置が大きく

重く、且つ開極時の接点焼損により短寿命であるという問題に加えて、事故電流を検出してから限流するまでに要する時間(以下これを限流開始時間と呼ぶ)が長く、その結果大きな短絡電流が流れてしまうという問題がある。この結果、限流装置が大電力容量化する一方、その他の各種の系統機器(区分開閉器、柱上変圧器、碍子、電圧電流変成器)も大電流(例えば3500A)に耐えられるように大電力容量のものにせざるをえず、大型大重量化し価格も高価になってしまう。

【0012】

【課題を解決するための手段】上記の課題を解決するために、本発明は機械式真空バルブ装置や電磁式事故検出装置を用いず、半導体素子を主にして構成することにより、限流装置を小型・軽量・長寿命化するとともに、事故電流が大きくなる前に遮断を完了することで全体の構成を小電力容量にすることを目的とする。この目的を達成するために本発明の限流装置では、基本的にはダイオードと発光性のワイドギャップ半導体制御素子とを並列に接続した単位逆並列接続体を2つ逆直列に接続し、これに限流インピーダンスを並列接続した。そして、事故電流を検出する受光素子内蔵の検出回路とその検出出力により作動する、発光性のワイドギャップ半導体制御素子のオン・オフ用駆動回路とを具備した。このような構成により限流装置を小型軽量長寿命化した。また限流開始時間を短くして短絡電流を小さくしたことにより小電力容量にして上記の目的を達成する。

【0013】発光性のワイドギャップ半導体制御素子について簡単に説明する。従来のGTOなどのバイポーラ半導体素子では、オン電圧を低くして低損失にするために、接合を形成しているp型またはn型の半導体層内においてキャリアの再結合が出来るだけ生じないように構成している。すなわち各半導体層に再結合センターを出来るだけ含まないようにしている。これに対して、本発明で用いる発光性ワイドギャップ半導体制御素子では、前記従来のバイポーラ半導体素子とは異なり、半導体制御素子を形成する複数の半導体層内の少なくとも一層にある程度の再結合センターが存在するように構成している。なお、以下の説明では、簡単のため「発光性の」と言う語を省略して説明する。再結合センターは、例えばSiCを用いる場合は、少なくとも1つの半導体層にアルミニウムと窒素の原子をドーピングすることにより得られる。このようにすると、アルミニウム原子が作る不純物レベルにキャリア(正孔または電子)と、窒素原子が作る不純物レベルにキャリア(正孔または電子)が再結合することにより放射光が発生する。半導体層に多数のアルミニウム原子と窒素原子をドーピングして多数の再結合センターを形成すると放射光の強さは大きくなる。ただ再結合により、キャリア(正孔または電子)の流れが阻害されるのでバイポーラ素子のオン抵抗が高くなりしたがってオン電圧も高くなる。その結果バイポーラ素

子の電力損失が大きくなる。そこで、放射光の強さとオン抵抗の大きさを、実用性を考慮しつつ望ましい値に設定する必要がある。アルミニウム原子及び窒素原子の数をそれぞれ  $1 \times 10^{15} \sim 1 \times 10^{18} \text{ atom/cm}^3$  の範囲にするのが望ましいことを実験的に見出した。SiCの場合は、アルミニウムはp型不純物として働き、窒素はn型不純物として働く。そこで、再結合センターを有する半導体層がp型の場合は、アルミニウムを窒素より多くドーピングする必要がある。例えばアルミニウムを  $1 \times 10^{21} \text{ atom/cm}^3$  程度まで増加させてもよい。また再結合センターを有する半導体層がn型の場合は、窒素をアルミニウムより多くドーピングする必要がある。例えば窒素を  $1 \times 10^{21} \text{ atom/cm}^3$  程度まで増加させてもよい。また、再結合センターの形成は、半導層の一部分のみに極在して形成させる必要とする放射光のみを得てもよい。これにより電子や正孔の再結合を必要な放射光に相当する強度に抑えてオン抵抗の増加を防ぐことができる。

【0014】上記の構成の本発明の限流装置は、第1及び第2の2つの電力系統の間に直列に接続して使用される。通常時には正の半波では、第1の電力系統側と第2の電力系統側との2個のワイドギャップ半導体素子をオンさせて交流電流を、第1の電力系統側の交流端子からその側のダイオードを経て、第2系統側のワイドギャップ半導体素子から第2の電力系統側の交流端子へと流す。反対の極性の電流に対しては、第2の電力系統側の交流端子からその側のダイオードと、第1の電力系統側のワイドギャップ半導体素子を経て第1系統側の交流端子1のルートへ流す。このため、本発明の素子は、順方向耐圧のみ有すればよく、逆方向耐圧はダイオードが担当する。したがって図12(a)に示した先行例などの順逆両方向の耐圧を有する素子に比べて大幅に低損失な素子にでき、それにより交流端子1、2間にダイオードと制御素子の2素子が介在することによる損失の増大を大幅に緩和できる。ここで、逆並列接続されるダイオードは、シリコン(Si)ダイオードでもワイドギャップ半導体ダイオードその他の半導体ダイオードのいずれでもよい。

【0015】SiC(シリコンカーバイド)などのワイドギャップ半導体デバイスはSi(シリコン)のデバイスに比べて優れた物性値を有することが知られている。すなわちSi半導体素子によれば困難なレベルの高耐圧と超低損失の両方の要求を同時に実現でき、また高温動作にも耐えることができる。この結果、SiC制御素子での電力損失が少なくできるので、発生熱を低減できるうえに、高温でも動作を維持できる。したがって冷却装置が大幅に簡略化でき小型・軽量・安価にできる。更に、電力損失が少なくできるので送電ロスも少なくできる。SiCで構成されたSiC制御素子は電流遮断耐圧も大きいので、Siの場合のように所定の遮断電流を確

保するために素子面積を大きくしたり複数個並列接続したりする必要がなくなり装置が更に小型軽量化できる。

【0016】本発明による限流装置では、事故発生、例えば第2の電力系統の側における短絡事故発生が、ワイドギャップ半導体制御素子またはワイドギャップ半導体ダイオードから発生される放射光を受光素子を内蔵した検出回路で検出することにより検知され、きわめて短時間で短絡電流を限流する。すなわち短絡事故時には通常電流を上回る大きな短絡電流が上記のルートでワイドギャップ半導体制御素子とワイドギャップ半導体ダイオードを流れることを利用するのである。

【0017】発明者はSiC-GTOサイリスタなどのワイドギャップ半導体制御素子またはSiCダイオードなどのワイドギャップ半導体ダイオードの発光強度は通電電流の増大に瞬時的に対応して強くなるという性質を見出した。本発明の特徴は、短絡電流の発生による、ワイドギャップ半導体制御素子またはワイドギャップ半導体ダイオードの通電電流の急激な増大に伴う、発光強度の絶対値の増大または発光増加割合の増大を受光素子内蔵検出回路で瞬時に検出し用いることにある。すなわちこの検出信号を用いて駆動回路を作動させ、第1の電力系統(101)の側と第2の電力系統(102)の側との、各単位逆並列接続体中の両ワイドギャップ半導体制御素子をごく短時間でオフにさせる。こうして逆並列接続体( $\alpha$ 、 $\beta$ )をごく短い時間でオフさせ、その後は短絡電流が限流インピーダンス(?)に流れるようにして限流を行う。

【0018】上記の受光素子での検出に要する時間は1マイクロ秒以下であるから、この検出信号を用いてワイドギャップ半導体制御素子をオフさせるまでの時間は数マイクロ秒以下にできる。したがって短絡事故発生から限流開始までのトータルの時間は約10マイクロ秒以下と短くできる。このように短絡電流を短時間に限流できるため、流れる短絡電流を極めて少なくできる。

【0019】それ故ワイドギャップ半導体制御素子の短絡電流を著しく低減できる。例えば、本発明の限流装置を電圧6kVで電流容量400Aの配電系統に適用した場合、事故時の短絡電流は理想的には回路の基本電流400Aに「短絡による電流3100A×短絡電流が電流の半波の継続時間600マイクロ秒に対して占める限流開始時間10マイクロ秒の比率」としての値である、

$\{400\text{A} + 3100\text{A} (10\text{マイクロ秒}/600\text{マイクロ秒})\}$  以下、すなわち約452A以下に低減できる。この結果、本発明の実施例では限流装置の電力容量を大幅に低減できるとともに、従来例よりも電流遮断定格容量の小さい、例えば600A級ワイドギャップ半導体制御素子でもって、電流容量400Aの配電系統用の限流装置を十分な余裕をもって構成できる。このため素子や駆動回路が小型安価にでき、且つ、ワイドギャップ半導体制御素子での電力損失が少なくでき、冷却装置も

大幅に小型・軽量・安価にできる。

【0020】当然ながら、ワイドギャップ半導体制御素子においてはオン・オフ時のアーク等による損傷が発生しないので装置を長寿命にできる。また、本発明によれば、事故電流の検出をSi（シリコン）やGe（ゲルマニウム）半導体、またはSiCやGaN等のワイドギャップ半導体及び光導電材料等で形成した受光素子を用いて行うので、在来の電磁式事故検出装置に比べて大幅な小型軽量化が出来る。また、光による検出方式なので電

氣的ノイズに強いという特徴もある。

【0021】以上のように本発明によれば限流装置自体が大幅に小型・軽量・小電力容量・長寿命にできるだけでなく、限流装置以外の各種の系統機器（例えば区分開閉器、柱上変圧器、がいし、電圧電流変成器）も、従来ほど大電流に耐えるための大電力容量のものにする必要がなく、小型・軽量化ができ価格も低廉にできる。

【0022】

【発明の実施の形態】以下、本発明の幾つかの実施形態を図1～図11を参照しつつ説明する。

《第1実施例》図1は、本発明の第1の実施例の回路図であり、この回路は電圧6kV・電流容量400Aの配電系統に用いることができる限流装置の例である。それぞれ第1の電力系統101及び第2の電力系統102の側の各交流端子1と2の間に、SiCダイオード3とSiC-GTOサイリスタ4を逆並列に接続した単位逆並列接続体αとSiCダイオード5とSiC-GTOサイリスタ6を逆並列に接続した単位逆並列接続体βとが、互いに逆直列に接続されている。またこの逆直列接続体α+βに限流インピーダンス7を並列接続してある。

【0023】更にこの限流装置の同路を流れる事故電流を検出する回路として、短絡電流発生時にSiC-GTOが発する放射光の発生、またその急増を受けて検出電圧出力を出す、受光素子を内蔵した検出回路8、9と、これら検出回路8、9の出力によりSiC-GTOサイリスタのオン・オフを制御するオン・オフ駆動回路10、11とをSiC-GTOサイリスタ4、6にそれぞれ接続して、限流装置が構成されている。

【0024】この実施例回路のSiCダイオード3、5とSiC-GTOサイリスタ4、6は定格順方向耐圧12kV、定格オン電流600Aを有する。また限流インピーダンス7は両単位逆並列接続体α、βの各インピーダンスよりも大きく設定され、約5Ωである。また前記受光素子を内蔵した検出回路8、9の受光素子としてはSiホトダイオードを用い、前記駆動回路10、11はSi半導体素子と通常のディスクリット型コンデンサと抵抗で構成している。

【0025】図1の実施例の動作は次のとおりである。すなわち、まず事故電流のない通常動作時には、駆動回路10、11からオン駆動信号がSiC-GTOサイリ

スタ4、6にそれぞれ送付され、それらにより各SiC-GTOサイリスタ4、6をオンさせて交流電流を流している。すなわち、第1の電力系統101の側から見て正のときの交流電流は、一点鎖線の矢印で示すように、第1の電力系統101→第1の電力系統101の側の交流端子1→第1の電力系統101の側のSiCダイオード3→第2の電力系統側のSiC-GTOサイリスタ6→第2の電力系統側交流端子2→第2の電力系統102のルートで流れる。この際、SiC-GTOサイリスタ4とSiCダイオード5とは上記の正方向の電流に対して逆バイアスとなるのでこれらには電流は流れない。

【0026】他方、第2の電力系統102の側の交流端子2から見て正の交流電流は破線矢印で示すように、第2の電力系統102→第2の電力系統側の交流端子2→SiCダイオード5→第1の電力系統側のSiC-GTOサイリスタ4→第1の電力系統側の交流端子1→第1の電力系統101側のルートで流れる。この際、SiC-GTOサイリスタ6とSiCダイオード3とは上記の電流に対して逆バイアスとなるので電流は流れない。

【0027】次に事故発生時の動作を説明する。例えば電力系統102側に短絡事故12が発生した時、第1の電力系統101の側から第2の電力系統102の側に一点鎖線で示す正の交流電流が流れている時に、第2の電力系統102側においてSiC-GTOサイリスタ6を介して短絡電流が流れる。このときSiC-GTOサイリスタ6から増大した発光が放射される。本実施例の場合、400Aの電流が流れている通常時はSiC-GTOサイリスタ6から放射される発光強度は約10mWであるが、短絡電流が流れて480Aになると発光強度は瞬時に約1.2倍の約12mWに増大する。この急激に増大した光出力により、受光素子としてのSiホトダイオードを内蔵した検出回路9からは12mWに対応する大きな検出信号が駆動回路11に送られる。この信号によりオフ駆動回路部11が動作してオフ信号をSiC-GTOサイリスタ6に与え、これをオフさせる。また、破線で示す負の短絡電流が流れる時は、SiC-GTOサイリスタ4から増大した発光が放射されるので、同様に検出回路8の検出信号で駆動回路10を動作させてSiC-GTOサイリスタ4をオフさせる。

【0028】なお、図1の回路構成にして正の短絡電流が流れた時に、SiC-GTOサイリスタ6の受光素子内蔵検出回路9からの信号によって、駆動回路10も作動させ、SiC-GTOサイリスタ4をオフさせて負の短絡電流が流れないようにさせてもよい。これらの結果、短絡電流12は両単位逆並列接続体β及びαを通過して流れることが出来なくなり、このため電流は限流インピーダンス7を通過して流れる。前述のとおり、限流インピーダンス7は単位逆並列接続体α、βよりも大きな所定のインピーダンスに設定してあるので、短絡電流は所定の電流値に限流されて流れる。

【0029】ここで、所定の電流値とは変電所の電流遮断器CBがトリップする電流値（例えば1360A、0.1秒以上継続するとトリップする。）以下のレベルであり、且つ配電系統の各所に設置されたモニタリングセンサが事故判定するのに必要な電流値に設計しておく。こうして短絡事故判定がなされる。短絡事故判定の後、短絡事故区間のみを上記の配電系統から切り離した後、駆動回路10、11からオン駆動信号をSiC-GTOサイリスタ4、6にそれぞれ送付し、各SiC-GTOサイリスタ4、6をオンさせて通常の交流電流を流す。また短絡事故が復旧したときは事故区間を再度配電系統に接続しこの区間にも所定の交流電流を供給する。

【0030】このような動作の本実施例は従来装置に比べて次の利点を有する。すなわち、短絡事故時の検出をSiC-GTOサイリスタ4、6の発光強度の増大として受光素子内蔵の電子的検出回路8、9で検出する。この検出信号で電子回路からなる駆動回路10、11を作動させてSiC-GTOサイリスタをオフさせ、それにより短絡電流が限流インピーダンスの方を流れるようにして限流させている。この結果、限流開始時間が短絡事故12による短絡電流の発生から約10マイクロ秒以下に短くできる。

【0031】これをやや詳細に説明すれば、短絡電流が流れてから前記発光強度が増大するまでの時間はナノ秒のレベルであり、この発光強度の増大を受光素子内蔵の検出回路8、9で検出するのに要する時間は1マイクロ秒以下である。更にこの検出回路8、9からの検出信号を用いてオン・オフ駆動回路10、11を動作させてGTOサイリスタ4、6をオフさせるまでの時間は数マイクロ秒以下である。これには、SiC-GTOサイリスタ4、6のターンオフ速度が在来のSi-GTOサイリスタのターンオフ速度に比べて著しく早いことが大きく寄与している。

【0032】この結果、トータルの限流開始時間を約10マイクロ秒以下にでき、この値は従来例の約1/60以下の時間と短い。したがって、急増する短絡電流を早く限流できるため、流れる短絡電流は約460Aにとどまり、従来例の約14%と大幅に低減できる。

【0033】このようにSiC-GTOサイリスタのターンオフが早く行われる結果、本限流装置に用いるGTOサイリスタでは、電流遮断定格容量を余裕を見て600Aと従来例の約17%に小さくでき、大幅に小型安価に出来る。また、短絡電流が少なくなるので短絡事故時のSiC-GTOサイリスタ4、6内での電力損失が少なくでき、SiC-GTOサイリスタ4、6の冷却装置が小型・軽量・安価にできる。本実施例ではSiC-GTOサイリスタ4、6を流れる短絡電流を直接検出してそのオン・オフを制御しているので、本限流装置内の寄生容量や寄生インピーダンスがGTOサイリスタ4、6

に及ぼす影響も含めたうえでの、精度のよい制御ができる。

【0034】また、本発明においては、従来から多く用いられて来たSiサイリスタ及びSiダイオードよりも優れた物性値を有するSiC-GTOサイリスタ4、6とSiCダイオード3、5で回路の主要部（単位逆並列接続体 $\alpha$ 、 $\beta$ ）を構成した。それ故従来例の主要部の構成に多用されていたSi-GTOでは困難だったレベルの高耐圧と超低損失、高動作速度を同時に実現でき、また高温動作にも耐えられる。この結果、本発明の実施例では、400Aを通過している通常時のGTOサイリスタとダイオードのオン電圧は各々5.6V及び3.9Vであり、電力損失は約2.24kW及び1.56kWであった。これらは従来例よりも少なくできたので、発生熱をさらに低減でき、そのうえ、SiC-GTOサイリスタは300℃以上の高温でも動作を維持できるので冷却装置が更に大幅に小型・軽量・安価にできる。

【0035】ちなみに、従来技術で構成しようとする場合、12kVで使える高耐圧Si-GTOサイリスタや高耐圧Siダイオードと言うものが存在しないので、6kV耐圧のSi-GTOとSiダイオード素子をまず2個直列接続しさらに、その直列接続体を逆並列して、単位逆並列接続体を構成する必要があった。このような回路では2つの電力系統間の半導体回路が2直列となるので、400A通過時のオン電圧が、2つのSi-GTOサイリスタで6.3V、2つのSiダイオードで4.9Vとなり、電力損失はそれぞれ2.52kW及び1.96Wであった。これにくらべると本発明の実施による上記の2.24kW及び1.56kWの電力損失は従来技術の場合にくらべて5%及び26%小さかった。

【0036】本発明の装置では事故電流の検出をSiホトダイオードを用いて行なうので、従来の電磁式変流器を用いた事故検出装置に比べて大幅に小型軽量に出来る。すなわち、本実施例の規格の配電系統のケーブルは直径約40mmでありこのケーブルを囲むように構成する従来技術による電磁式変流器を用いると直径約70mm、長さ約30mm程度の形状となり、体積110立方センチメートル、重量800グラム以上である。ところが本実施例ではSiホトダイオードを用いるので、電磁式の従来例にくらべて体積重量とも1/10以下にでき、大幅に小型軽量に出来た。

【0037】更に、本発明の実施例では、限流装置以外の各種の系統機器（区分開閉器、柱上変圧器、端子、電圧電流変成器等）も3500Aの大電流に耐えることができる大容量のものにする必要がなくなり、小型軽量化ができ価格も低廉にできる。

【0038】《 第2実施例 》図2は、本発明の第2の実施例の回路図であり、6.6kV・400Aの配電系統に用いることができる限流装置である。本実施例では、SiC-GTOサイリスタ24、26として図3に

示すような断面構造をもつアノードゲート駆動型のSiC-GTOサイリスタを用いる。このGTOサイリスタは、n型エミッタとして機能するn<sup>+</sup>型のSiCの基板50の上にp型SiCのベース層51、n型SiCのベース層52、p型SiCのエミッタ層53を順次積層し、基板50の下面には金薄膜（約5μm厚）層のカソード電極54を、エミッタ層53の上には金薄膜（約5μm厚）層のアノード電極55を、さらにn型ベース層52の上には複数の金薄膜（約5μm厚）層のアノードゲート電極56を設けてある。

【0039】このSiC-GTOサイリスタではアノード電極55に接続した端子114からアノードゲート電極56、56に接続した端子115、115に駆動電流を流すことによりGTOサイリスタをオンさせる。また、オンした後は、ゲートGにアノードAよりも高い電圧を与えることにより、アノード電極55とカソード電極54の間を流れている電流を、アノードゲート電極56からカソード電極54へと迂回させることによりオフにさせる。

【0040】図3に示した、SiC-GTOサイリスタを構成する各層の添加不純物及び層の厚さは次の通りである。基板50は窒素Nを約 $1.0^{20}$  atm/cm<sup>3</sup>添加した約400マイクロメートル厚のn<sup>+</sup>層；ベース51はアルミニウムAlを約 $1.0^{14}$  atm/cm<sup>3</sup>添加した約80マイクロメートル厚のp層；ベース52は窒素とAlの両方を各々 $2.8 \times 10^{17}$  atm/cm<sup>3</sup>と $8 \times 10^{18}$  atm/cm<sup>3</sup>添加した約2マイクロメートル厚のn型層；エミッタ53はAlを約 $5 \times 10^{18}$  atm/cm<sup>3</sup>添加した約5マイクロメートル厚のp型層である。SiC-GTOサイリスタの場合、現状ではp型SiCはn型SiCに比べて最小の抵抗率が1桁以上大きい。したがって、最も厚い基板50の部分をn型SiCを用いて構成すると、p型SiC基板を用いた場合に比べて抵抗を小さくできる。このためオン時の電力損失を第1実施例よりも小さくできる利点がある。

【0041】図2に示すように、交流端子21と22の間には、SiCダイオード23とアノードゲート駆動型SiC-GTOサイリスタ24とを逆並列接続した単位逆並列接続体 $\alpha'$ 及び、SiCダイオード25とアノードゲート駆動型SiC-GTOサイリスタ26を逆並列に接続した単位逆並列接続体 $\beta'$ 、を互いに逆方向直列に接続している。更にこの逆方向直列接続体には限流インピーダンス27を並列に接続している。そうして、この限流装置の回路を流れる事故電流を検出する回路として、短絡電流発生時にSiC-GTOが放射する光またはその放射光の急増を受けて検出電圧出力を出す受光素子を内蔵した検出回路28、29とを設け、且つこれらの検出回路の出力により制御されるSiC-GTOサイリスタのオン・オフ用駆動回路30、31をSiC-GTOサイリスタ25、26に接続して限流装置を構成し

ている。

【0042】上記SiCダイオードは定格耐圧14kV、定格オン電流600Aを有し、またSiC-GTOサイリスタも定格耐圧14kV、定格オン電流600Aを有している。また、SiCダイオードを内蔵した受光素子内蔵検出回路28、29と各SiC-GTOサイリスタの駆動回路30、31はSi（シリコン）半導体素子と通常のコンデンサと抵抗を用いて構成している。

【0043】第2実施例の動作は、受光素子内蔵検出回路28、29の信号でアノードゲート駆動型SiC-GTOサイリスタ24、26のそれぞれのnベース電極Gとアノード電極Aとの間に設置したオン・オフ駆動回路30、31を各々動作させる点を除けばほぼ第1実施例と同様である。

【0044】この実施例では、アノードゲート駆動型SiC-GTOサイリスタ24、26を用いているので、通常時の400A通電時でもGTOサイリスタ部でのオン電圧が4.2Vと低い。したがって電力損失は約1.7kWと第1実施例よりも更に少ないので冷却装置を第1実施例よりも小型軽量化でき且つ送電ロスもこの分少なくできた。

【0045】図4は、図2に示したアノードゲート型SiC-GTO型サイリスタ24または26と、検出回路28または29の中に内蔵されている受光素子1289（シリコンダイオード）を使い易いように組合せデバイスにしたものを示す。すなわち図4のデバイスではSiC-GTOサイリスタと受光素子とを1組にし、金属キャップ104と金属ベース103からなるケーシング内に収めて、組み合わせた光GTO素子1010の構造の例を示す。

【0046】図4に示した組み合わせ光GTO素子1010において24、26はSiC-GTOをしめし、1289は検出回路28または29内の受光素子を示す。

【0047】図において、カソード電極Kに接続されている金属ベース103の中央部にはSiC-GTO 24または26のカソードが固定されている。SiC-GTO 24または26の表面には、このSiC-GTOを電流が流れるとき光を放射する光放射窓119が設けられている。金属ベース103の上には、金属製のキャップ104が固定されている。キャップ104の天井部の内面には受光素子（フォトダイオード）1289が、絶縁板129を介して、その受光部102BをSiC-GTO 24または26の光放射窓119に向けて取り付けられている。金属ベース103は2つの孔117、118を有している。孔117からはアノード55に導線114B、114Cで接続したアノード電極Aが絶縁して導出され、孔118からはゲート56に導線115で接続したゲート電極Gが絶縁して導出されている。キャップ104は2つの孔410、411を有し、その孔410からは受光素子1289のアノード7Aに導線106



で接続した電極1289Aが導出され、孔411からはカソード9Aに導線128で接続した電極1289Bが導出されている。孔410、411、117、118はいずれも既知の気密封止材で絶縁及び気密封止をしている。

【0048】光GTO素子1010のパッケージ内において、SiC-GTO 24、26のアノード55は、アノード電極Aに2本以上の導線114B、114Cで接続されている。電流量に応じて本数を増やす。図3に示すGTO 24、26のゲート56、56は導線115、115でゲート電極Gに接続されている。図4の受光素子1289のアノード7Aは導線106でアノード電極1289Aに接続され、カソード9Aは導線128でカソード電極1289Bに接続されている。光GTO素子1010のパッケージ内において、GTO 24、26と受光素子1289は絶縁板129により電気的に絶縁されている。GTO 24、26の光放射窓119と受光素子1289の受光部1289Bとの間の距離は約1cmである。受光素子1289であるシリコンホトダイオードは、1辺が3mmの略正方形であり厚さは約0.5mmである。GTO 24、26のアノード電極A、ゲート電極G及びカソード電極Kはともに長さが約3cmである。

【0049】図4に示すように、この光GTO 24、26では、アノード55の導線を取付けるための金蒸着の電極55の一部だけを除去して、限られた大きさの光放射窓119を設けているので、過度の放射光がホトダイオードに当たらない。また光放射窓119と受光素子1289の受光部1025との間は約1cm離して受光部に当る光が適当な値になるように設計してある。したがって異常時に通電電流が通常時の200Aから瞬時的に異常時の1000Aに増加したときでも、受光素子2の光電流が120mA程度の値に抑えられる。したがって受光素子2への印加電圧が例えば10Vのときその電力損失は約1.2Wであり検出デバイスのものとして適当である。以上の結果、本発明の目的とする小型軽量小電力容量化が実現できた。

【0050】《 第3実施例 》図5に本発明の第3実施例を示す。この第3実施例の限流装置は20kV・400Aの配電系統に用いることができる。第1及び第2の電力系統に接続された各交流端子201と202の間には3直列のSiCダイオード230、231、232と4直列のGaN-GTOサイリスタ240、241、242、243とを逆並列に接続した第1の単位並列回路 $\gamma$ と、同様に3直列のSiCダイオード250、251、252と4直列のGaN-GTOサイリスタ260、261、262、263とを逆並列に接続した第2の単位並列回路 $\delta$ とを逆直列に接続している。さらに両端子201と202の間に、上記直列接続体 $\gamma+\delta$ とはさらに並列に、限流インピーダンス207が並列接続さ

れている。

【0051】事故電流を検出するための受光素子内蔵検出回路208、209はそれぞれGaN-GTOサイリスタ240とGaN-GTOサイリスタ263のみに対応して設けられ部品数の無駄を防いでいる。また、GTOサイリスタのオン・オフ用駆動回路270、271、272、273、280、281、282、283は、それぞれ各GaN-GTOサイリスタ240、241、242、243、260、261、262、263に接続されている。

【0052】SiCダイオード230、231、232、250、251、252は定格耐圧12kV、定格オン電流600Aを有し、各GaN-GTOサイリスタ240、241、242、243、260、261、262、263は定格耐圧9kV、定格オン電流600Aを有し、限流インピーダンス207は約15 $\Omega$ の抵抗値である。また、受光素子内蔵検出回路208、209とGaN-GTOサイリスタのオン・オフ駆動回路270～283はSi半導体素子と通常のコンデンサと抵抗で構成している。

【0053】この第3実施例の動作は、単位逆並列接続体 $\gamma$ または $\delta$ 内の4直列のGaN-GTOサイリスタを、代表のGaN-GTO 243及び260の光放射により短絡事故時に同時にオフ動作させる点、及びGTO構造が若干異なる点、を除けば、ほぼ第1実施例と同様である。GaN-GTOは第2実施例の図3において、ほぼ同じ各半導体層の厚さと不純物濃度をもつ構造である。ただし、GaNでは $\gamma$ がp型不純物、Siがn型不純物として機能するので各層を構成する不純物としてはこれらの原子をドーピングしている。nベースには $2.8 \times 10^{17}$  原子/cm<sup>3</sup>のSiをドーピングしており、470nmの波長の第2実施例よりも強い放射光を得ることができる。この放射光を用いて第1実施例と同様なパワー半導体素子回路にすることにより同様の効果を実現できる。

【0054】本実施例は、第1実施例の利点に加えて、より高電圧の系統に対応できるという利点がある。また、直列接続された複数のGaN-GTOサイリスタの中の代表の1個243、260のみに発光取りだし機構を設ければよいので構成が簡単になるという効果もある。更に、GaN-GTOサイリスタの発光はSiC-GTOサイリスタの発光よりも強度が強く、例えば本実施例では通常電流400Aが流れている場合は約50mW、480Aの短絡電流が流れた場合は約60mWであり、発光強度の差が10mWと大きくなる。したがってより簡単な受光検出回路構成でより精度良く短絡事故を検知できるという利点がある。

【0055】《 第4実施例 》図6は、本発明の第4の実施例であって、77kV・600Aの配電系統に用いることができる限流装置の回路を示す。第1の電力系

統101の側と第2の電力系統102の側との各交流端子35と36の間に、6直列のSiCダイオード301～306と12直列のアノードゲート駆動型SiC-GTOサイリスタ321～332とを逆並列に接続した第1の単位逆並列接続体ε、及び同様に6直列のSiCダイオード307～312と12直列のアノードゲート駆動型SiC-GTOサイリスタ333～344とを逆並列に接続した第2の単位逆並列接続体ζを、互に逆直列に接続する。さらにこの直列接続体ε+ζに限流インピーダンス37を並列接続している。

【0056】更にこの限流装置の回路を流れる事故電流を検出する受光素子内蔵の検出回路38、39は、各12個の組のSiCダイオードの中の代表の一つである306と307のみに対応して設け部品数の無駄を防いでいる。また、アノードゲート駆動型SiC-GTOサイリスタ321～332及び333～344のオン・オフ用駆動回路351～362及び363～374は各GTOサイリスタ毎に設けている。

【0057】SiCダイオード301～306及び307～312は定格耐圧25kV、定格オン電流800Aを有し、アノードゲート駆動型SiC-GTOサイリスタ321～332及び333～344は定格耐圧12kV、定格オン電流800Aを有している。また、受光素子内蔵検出回路38、39と各SiC-GTOサイリスタのオン・オフ駆動回路351～361及び363～374はSi半導体素子と通常のコンデンサと抵抗で構成している。

【0058】上記第4実施例の動作を述べる。単位逆並列接続体εまたはζ内の12直列のアノードゲート駆動型SiC-GTOサイリスタ321～332または333～344はいつも同時にオン動作またはオフ動作する。また代表のSiCダイオード306と307の放射光によって受光素子内蔵検出回路38、39を動作させ、受光素子内蔵検出回路38からの信号でアノードゲート駆動型SiC-GTOサイリスタ321～332を、また受光素子内蔵検出回路39からの信号でアノードゲート駆動型SiC-GTOサイリスタ333～344を、それぞれ動作させる。この二つの点を除けば、動作はほぼ第1実施例と同様である。本実施例のSiCダイオードはpアノード電極の一部に光放射窓を設けており、且つ、この窓に対応するpアノード半導体層とその近傍のみにアルミニウムと窒素の両方の原子をドーピングして再結合センターを形成している。それ以外のpアノード半導体層には、放射光を発生する機能を持たないためにアルミニウムのみがドーピングされているので、電子の再結合によるオン電圧の増加は防ぐことができる。これにより低いオン電圧と所望の発光(100A/cm<sup>2</sup>通電時には発光強度約11mW、発光波長約470nm)を得ている。

【0059】本実施例は第1実施例の利点に加えて、よ

り高電圧の系統に適用できるという利点がある。また、ゲートを有せず構造が簡単なSiCダイオードに発光取りだし機構を設ければよく且つ直列接続された複数のSiCダイオードの中の代表1個のみに放射光検出機構を設ければよい。したがって構成が簡単になるという効果もある。また、本実施例ではSiCダイオードの発光を用いるので、SiC-GTOサイリスタはSiC-MOSFETやSiC-JFETなどのユニポーラ制御素子でもよい。

10 【0060】《第5実施例》図7は、本発明の第5実施例であり、6kV・100Aの配電系統に用いることができる限流装置である。第1電力系統と第2電力系統のそれぞれの側の交流端子401と402の間にSiCダイオード403とGaNバイポーラトランジスタ404を逆並列に接続した単位逆並列接続体ηと、同様にSiCダイオード405とGaNバイポーラトランジスタ406を逆並列に接続した単位逆並列接続体θとを、さらに逆直列に接続し、この逆直列接続体η+θに限流インピーダンス407を並列接続している。更に事故電流により生ずる、あるいは急増する照射光を検出する、受光素子内蔵検出回路408、409及び検出回路408、409の出力によりバイポーラトランジスタをオン・オフ制御するオン・オフ用駆動回路410と411を各々GaNバイポーラトランジスタ404と406に対峙して設けている。SiCダイオードとGaNバイポーラトランジスタの定格耐圧はいずれも12kV、定格オン電流はいずれも300Aである。

20 【0061】図7に示す第4実施例の動作は、単位逆並列接続体内のGaNバイポーラトランジスタのオン状態では常に駆動回路からGaNバイポーラトランジスタに駆動電流を供給し続け、オフ状態ではこの駆動電流の供給を停止する、という特徴的な点を除けば、ほぼ第1実施例と同様である。

【0062】バイポーラトランジスタはGTOに比べてオン・オフ速度が約0.5マイクロ秒と速いので、本実施例は限流装置の限流開始時間を、先行する各実施例より更に短くできる。そのことによって前述したように短絡電流の量を小さくでき、したがって更に小電力容量の限流装置が実現できるという効果がある。また、第3実施例と同様にGaNデバイスにはnベースに $5 \times 10^{17} \text{ atoms/cm}^2$ のSi原子をドーピングしているが、発光効率がSiCバイポーラ素子よりも1桁以上高い。したがってより簡単な受光検出回路構成でより精度良く短絡事故を検知できるという利点もある。

40 【0063】《第6実施例》図8は、本発明の第6実施例の回路図であり、6kV・400Aの配電系統に用いることができる限流装置を示す。第1配電系統101と第2配電系統102の各交流端子501と502の間に、SiCダイオード503とp型SiC-IGBT504を逆並列に接続した単位逆並列接続体ιと、同様

17

にSiCダイオード505とp型SiC-IGBT506を逆並列に接続した単位逆並列接続体 $\alpha$ とを逆直列に接続し、この逆直列接続体に対して限流インピーダンス507を並列接続している。

【0064】事故電流を検出する受光素子内蔵検出回路508、509及びSiC-IGBT504、506のオン・オフ用駆動回路510と511を、それぞれがSiC-IGBT504と506をオン・オフ駆動するように接続して設けている。SiCダイオード503、504とSiC-IGBT504、506の定格耐圧はいずれも12kV、定格オン電流はいずれも600Aである。第6実施例のp型SiC-IGBTはnボディ半導体層にアルミニウムと窒素の両原子をドーピングして再結合センターを形成している。アルミニウムは $8 \times 10^{18}$ 原子/cm<sup>3</sup>、窒素原子は $2.8 \times 10^{17}$ 原子/cm<sup>3</sup>ドーピングしている。これにより、所定の低オン電圧(100A/cm<sup>2</sup>通電時に4.4V)と所定の発光(100A/cm<sup>2</sup>通電時には発光強度約11mW、発光波長約470nm)を実現している。

【0065】第6実施例の動作は、単位逆並列接続体のSiC-IGBTのオン状態では常に駆動回路からSiC-IGBTのゲートに負の駆動電圧を印加し続け、オフ状態ではこの駆動電圧の印加を停止するか、あるいはいったん逆極性の駆動電圧を印加した後に駆動電圧の印加を停止する、という点を除けば、ほぼ第1実施例と同様である。SiC-IGBTはSiC-GTOに比べてオン・オフ速度が約1マイクロ秒以下と速いので、本実施例では限流装置の限流開始時間を更に短くでき、その結果短絡電流の量を小さくできる。したがって限流装置を更に小電力容量にできるという効果がある。

【0066】《第7実施例》図9は、本発明の第7実施例であり、6kV・400Aの配電系統に用いることができる限流装置である。第1電力系統101の交流端子601と第2電力系統102の602の間にSiCダイオード603とp型のノーマリーオンSiC静電誘導型サイリスタ604を逆並列に接続した単位逆並列接続体と、同様にSiCダイオード605とp型のノーマリーオンSiC静電誘導型サイリスタ606を逆並列に接続した単位逆並列接続体とを逆直列に接続し、この逆直列接続体に対して限流インピーダンス607を並列接続している。

【0067】事故電流を検出する受光素子内蔵検出回路608、609及びSiC静電誘導型サイリスタのオン・オフ用駆動回路610と611を、各々SiC静電誘導型サイリスタ604と606を制御するようにこれらに接続して設けている。SiCダイオードとSiC-IGBTの定格耐圧はいずれも12kV、定格オン電流はいずれも600Aである。本実施例のp型SiC静電誘導型サイリスタはカソード接合付近のn半導体層約2マイクロメートルの範囲のみにアルミニウムと窒素の両原

18

子をドーピングして再結合センターを形成している。アルミニウムは $1 \times 10^{18}$ 原子/cm<sup>3</sup>、窒素原子は $1.1 \times 10^{19}$ 原子/cm<sup>3</sup>ドーピングしている。この部分以外のnカソード半導体層には窒素原子が $1 \times 10^{20}$ 原子/cm<sup>3</sup>ドーピングしている。これにより、所定の低オン電圧(100A/cm<sup>2</sup>通電時に4.4V)と所定の発光(100A/cm<sup>2</sup>通電時には発光強度約11mW、発光波長約470nm)を実現している。

【0068】この第7実施例の動作の特徴は、単位逆並列接続体内のSiC静電誘導型サイリスタのオン状態では常に駆動回路610、611からそれぞれSiC静電誘導型サイリスタ604、606のゲートに負のビルトイン電圧以下の駆動電圧(例えば-2.5V)を印加し続け、オフ状態では正の駆動電圧を印加し続ける。以上の特徴点を除けば、その他の部位はほぼ第1実施例と同様である。

【0069】SiC静電誘導型サイリスタはSiC-GTOに比べてオン・オフ速度が約1マイクロ秒以下と速いので、本実施例では限流装置の限流開始時間を更に短くでき短絡電流を小さくできることにより更に小電力容量にできるという効果がある。また、第5実施例のSiC-IGBTに比べてオン状態で-2.5Vの負電圧を印加する結果チャネル領域を拡張できるのでオン時のアノード・カソード間の抵抗を低減でき、更に装置を低損失化できるという利点がある。

【0070】《第7実施例》図10は本発明を適用した第8実施例を示す。本実施例においては、第1実施例の単位逆並列接続体 $\alpha$ と $\beta$ を構成する各々のSiC-GTOとSiCダイオードが1個の半導体素子として図11に示すようにモノリシック的に一体化されている点を除けば、限流装置としての回路の構成と動作は第1実施例とほぼ同様である。

【0071】図11のモノリシック単位逆並列接続体の構成は以下の通りである。nベースとして機能する低濃度n型基板700は、厚さ140マイクロメートル、不純物として窒素を濃度約 $1 \times 10^{14}$ atm/cm<sup>3</sup>含む。この基板の一方の面(図11の下部)にpエミッタとして機能する厚さ3マイクロメートル、不純物としてアルミニウムを濃度 $3 \times 10^{18}$ atm/cm<sup>3</sup>でのp型層701を形成している。また、基板の他方の面(図11の上部)にはpベースとして機能する厚さ2マイクロメートル、約 $3.8 \times 10^{17}$ atm/cm<sup>3</sup>不純物としてアルミニウムと窒素不純物を約 $8 \times 10^{16}$ atm/cm<sup>3</sup>の両方を含むp型層702を形成している。更にその上に、nエミッタとして機能する厚さ2マイクロメートル、不純物として濃度約 $3 \times 10^{19}$ atm/cm<sup>3</sup>の窒素を含むn型層703を形成している。そして上記のpベース702は、例えば円形の溝705で分離され、ダイオードのアノードとして機能するp型層702が形成されている。また、下部のpエミッタ701はp

型層702に向い合う部分が除去されたうえで、ダイオードのカソードとして機能するn<sup>+</sup>型層706が形成されている。このn<sup>+</sup>型層706は、厚さ1.5マイクロメートルであり、不純物として濃度が約 $1 \times 10^{19}$  atoms/cm<sup>3</sup>の窒素を含む。

【0072】pベース702にはゲート電極710と711が設けられている。nエミッタ703にはカソード電極707が、またpエミッタ701にはアノード電極709を形成される。こうしてサイリスタが構成されている。また、p型層702にはダイオードのアノード電極708を形成し、サイリスタのカソード電極Kと接続している。一方、サイリスタのアノード電極709は、ダイオードのカソードとしても機能するn型層706にも接続している。この結果、サイリスタとダイオードは図10に示すように逆接続され、図10におけるサイリスタ4とダイオード3とからなる単位逆並列接続体 $\alpha$ 、もしくはサイリスタ6とダイオード5からなる単位逆並列接続体 $\beta$ を構成する。

【0073】pベース702のアルミニウム不純物と窒素不純物は正孔と電子の再結合センターとして機能し、サイリスタがオンして電流が流れると電子と正孔を再結合させて発光を生じせしめる点、この発光をサイリスタのカソード電極707に設けた光取り出し口714から取り出して受光素子で受光することにより通電電流の検出を行う点、検出回路と駆動回路を動作せしめて限流動作を実現する点は第1実施例と同様である。なお、pベース702においては、光取り出し口714の下部に対向する部分とその近傍の領域のみにアルミニウムと窒素の両方の原子をドーピングして再結合センターを形成した。pベース702上でそれ以外の部分にはアルミニウムのみのドーピングN原子のドーピングは行わない。即ち放射光を発生する機能を持たせなくてもよい。これにより、電子と正孔の再結合を必要量に抑えることができるので、不必要な再結合によるオン電圧の増加を防ぐことができる。

【0074】＜変形応用例＞図11の単位逆並列接続体は、複数個直列接続して第3及び第4実施例のような更に高電圧の系統に適用できる限流装置に変形応用できる。また図11のカソードゲート駆動型の構造は、半導体層の極性を反転してアノードゲート駆動型の構造にすることにより、第2実施例に変形応用することができる。

【0075】以上、8つの実施例を説明したが、本発明はさらに多くの適用範囲あるいは派生構造をカバーするものである。例えば実施例のワイドギャップ半導体素子はワイドギャップ半導体エミッタスイッチングサイリスタ(EST)等上記以外のワイドギャップ半導体バイポーラ素子であっても良い。

【0076】また全実施例に於いてワイドギャップ半導体スイッチング素子はワイドギャップバイポーラ素子と、Siまたはワイドギャップユニポーラ素子とを組み

合わせたハイブリッド素子でも良い。例えばワイドギャップ半導体バイポーラトランジスタとそのエミッタとコレクタ間にSi-MOSFETまたはSiC-MOSFET等を接続したハイブリッド素子でも良い。

【0077】更に、第1実施例と第2実施例におけるSiCダイオードはSiダイオードでもよい。またワイドギャップ半導体素子としてSiCやGaNを用いた素子の場合のみを述べたが、本発明は、ダイヤモンドやアルミニウムナイトライド、硫化亜鉛などの他の発光性ワイドギャップ半導体材料を用いた素子でもよい。第3実施例では、SiCダイオードの発光を用いるので、SiC-GTOサイリスタはSiC-MOSFETやSiC-JFETなどのユニポーラ制御素子でもよい。

【0078】なお、SiC-GTOサイリスタはSi-GTOサイリスタに比べて過電流に対する耐力が大きいのでスナバ回路は削除できる場合がある。したがって以上の説明ではスナバ回路のない実施例を開示したが、当然ながら大きな過電流が想定される場合はスナバ回路を付与することが適当である。

【0079】更に、Siホトダイオードなどを例示した受光素子はその他にホトトランジスタやCdS光導電素子等でもよく、SiCホトダイオード等のワイドギャップ半導体受光素子でもよい。

【0080】

【発明の効果】本発明では、ダイオードと発光性のワイドギャップ半導体バイポーラ素子とを逆並列に接続した単位逆並列接続体を2個逆直列に接続し、さらにこの直列接続体に限流インピーダンスを並列接続し、且つ事故電流を検出する受光素子内蔵検出回路とワイドギャップ半導体バイポーラ素子のオン・オフ用駆動回路と設けて限流装置を構成した。純半導体回路としたことにより限流装置を小型軽量長寿命化でき、且つ限流開始時間を短くして短絡電流を小さくでき、その結果装置をさらに小電力容量にできる。

【図面の簡単な説明】

【図1】本発明を適用した限流装置の第1実施例を示す回路構成図

【図2】本発明を適用した限流装置の第2実施例を示す主要回路構成図

【図3】第2実施例に適用するアノードゲート駆動型SiC-GTOサイリスタの構造図

【図4】第2実施例によるアノードゲート駆動型SiC-GTOサイリスタとその発する照射光を受けて検出信号を出す受光素子とを一体の容器に収容したデバイスの実施例の構造図

【図5】本発明を適用した限流装置の第3実施例を示す主要回路構成図

【図6】本発明を適用した限流装置の第4実施例を示す主要回路構成図

【図7】本発明を適用した限流装置の第5実施例を示す

## 主要回路構成図

【図8】本発明を適用した限流装置の第6実施例を示す

## 主要回路構成図

【図9】本発明を適用した限流装置の第7実施例を示す

## 主要回路構成図

【図10】本発明を適用した限流装置の第8実施例を示す主要回路構成図

【図11】第8実施例のモノリシック構造を示す断面図

【図12】(a)従来の限流装置の回路の要部構成図

(b)従来の限流装置において限流時間と限流対象電流 10  
の関係を示す図

【符号の説明】

1、2 交流端子  
 3 ダイオード  
 4、6 ワイドギャップ半導体GTOサイリスタ  
 7 限流インピーダンス  
 8、9 検出回路  
 10、11 駆動回路  
 12 短絡電流  
 101 第1の電力系統  
 102 第2の電力系統  
 103 高速機械式真空バルブ  
 104、105 Si-GTOサイリスタ  
 106 スナバ回路  
 107 限流インピーダンス  
 108 変流器  
 108 事故検出回路  
 109 制御回路  
 10、11 オン・オフ駆動回路  
 5、6 SiC-GTOサイリスタ  
 4、6 SiC-GTOサイリスタ  
 3、5 SiCダイオード  
 50 基板  
 51 ベース層  
 52 ベース層  
 53 エミッタ層基  
 54 カソード電極  
 55 アノード電極  
 56 アノードゲート電極  
 114 端子  
 56、56 アノードゲート電極  
 115 端子  
 21、22 交流端子  
 23 SiCダイオード  
 24 アノードゲート駆動型SiC-GTOサイリスタ  
 25 SiCダイオード  
 30、31 オン・オフ用駆動回路  
 25、26 SiC-GTOサイリスタ  
 28、29 検出回路  
 30、31 駆動回路

1289 受光素子

102B 受光部

104 金属キャップ

103 金属ベース

1010 光GTO素子

114B、114C 導線

119 光放射窓

1289 受光素子

102B 受光部

230、231、232 SiCダイオード

240、241、242、243 4直列のGaN-GTOサイリスタ

250、251、252 3直列のSiCダイオード

260、261、262、263 4直列のGaN-GTOサイリスタ

201、202 端子

207 限流インピーダンス

410、411 孔

1289 受光素子

20 7A アノード

106 導線

1289A 電極

9A カソード

128 導線

1289B 電極

410、411、117、118 孔

208、209 受光素子内蔵検出回路

243、260 GaN-GTOサイリスタ

270、271、272、273、280、281、2

30 82、283GTOサイリスタのオン・オフ用駆動回路

240、241、242、243、260、261、2

62、263GaN-GTOサイリスタ

243 GaN-GTO

260 光放射

35、36 交流端子

301~306 6直列のSiCダイオード

321~33212直列のアノードゲート駆動型SiC-GTOサイリスタ

307~312 6直列のSiCダイオード

40 333~34412直列のアノードゲート駆動型SiC-GTOサイリスタ

37 限流インピーダンス

38、39 受光素子内蔵検出回路

351~361、363~374SiC-GTOサイリスタのオン・オフ駆動回路

401、402 交流端子

403 SiCダイオード

404 GaNバイポーラトランジスタ

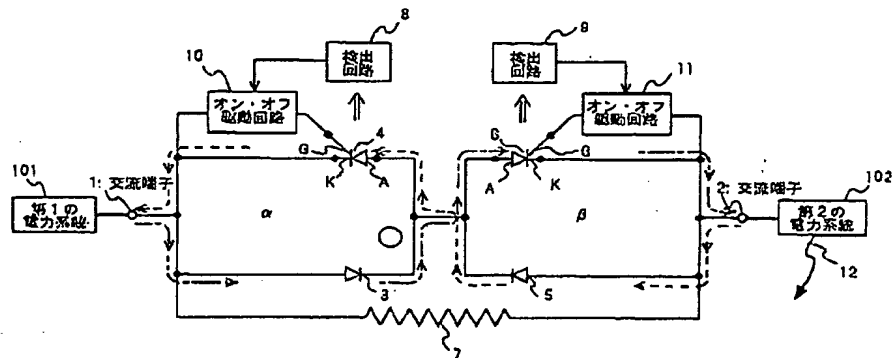
405 SiCダイオード

50 406 GaNバイポーラトランジスタ

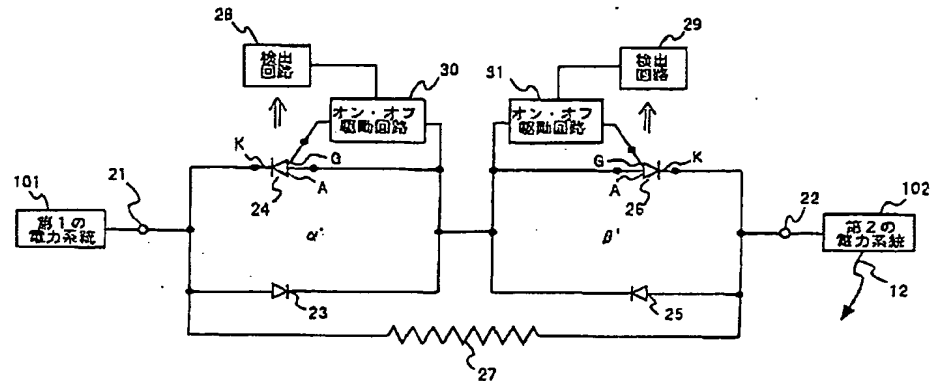
407 限流インピーダンス  
 408、409 受光素子内蔵検出回路  
 408、409 検出回路  
 410、411 オン・オフ用駆動回路  
 501、502 交流端子  
 503 SiCダイオード  
 504 p型SiC-IGBT  
 505 SiCダイオード  
 506 p型SiC-IGBT  
 507 限流インピーダンス  
 601、602の間に  
 603 SiCダイオード  
 604 p型のノーマリーオンSiC静電誘導型サイリスタ  
 スタ  
 605 SiCダイオード  
 606 p型のノーマリーオンSiC静電誘導型サイリスタ  
 スタ  
 607 限流インピーダンス

608、609 受光素子内蔵検出回路  
 610、611 SiC静電誘導型サイリスタのオン・オフ用駆動回路  
 700 低濃度n型基板  
 701 p型層  
 706 カソード電極  
 714 光取り出し口  
 703 n型層  
 702 pベース  
 10 705 円形の溝  
 708 p型層  
 701 pエミッタ  
 708 p型層  
 706 n<sup>+</sup>型層  
 710、711 ゲート電極  
 703 nエミッタ  
 707 カソード電極  
 709 アノード電極

【図1】

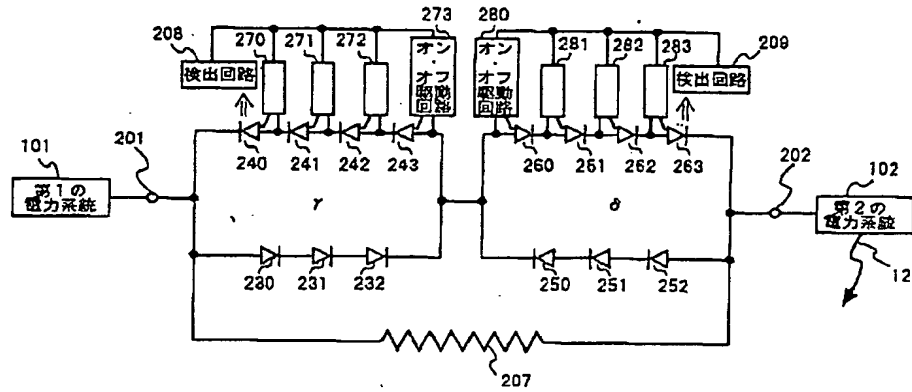


【図2】

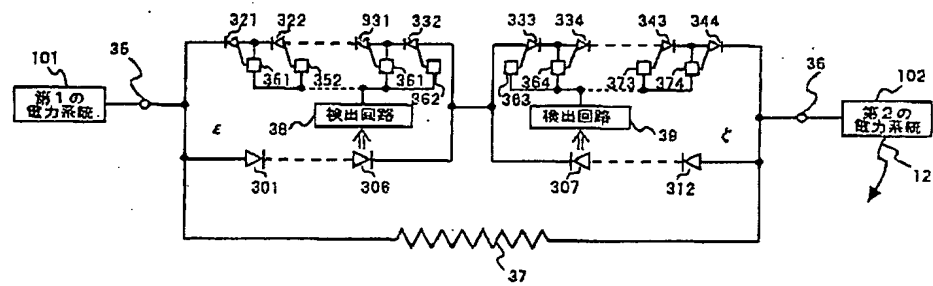




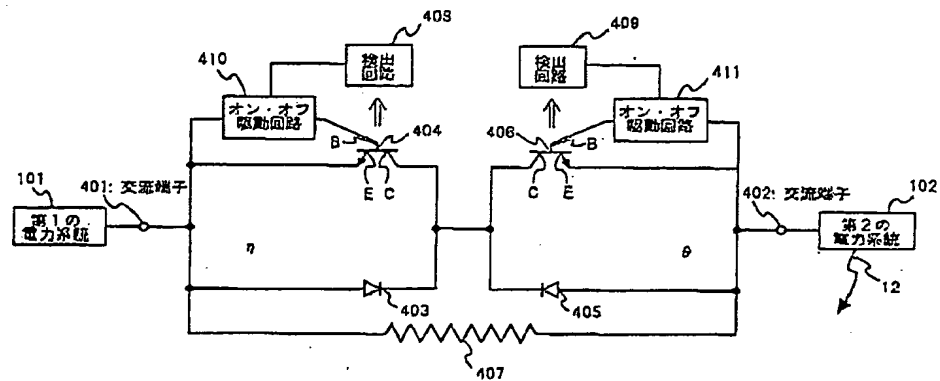
【図5】



【図6】

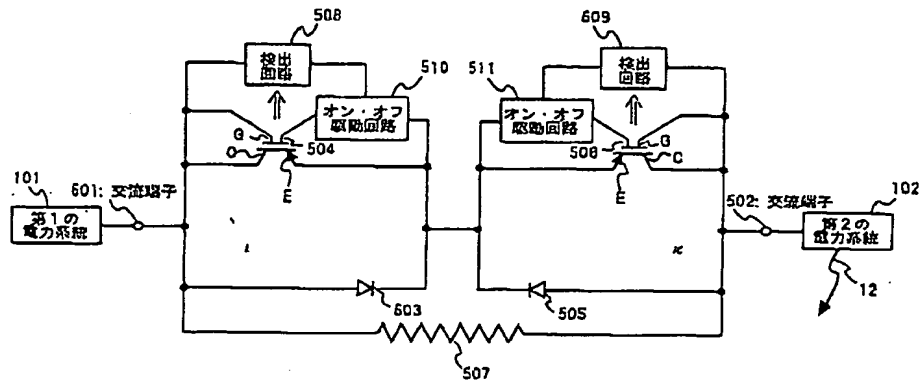


【図7】

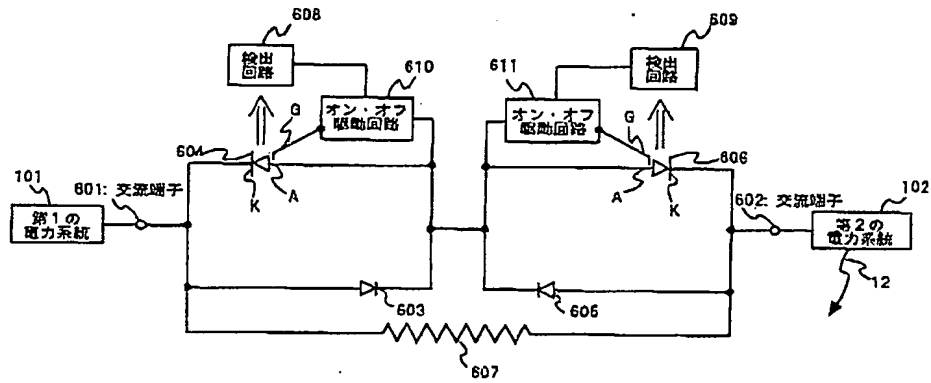




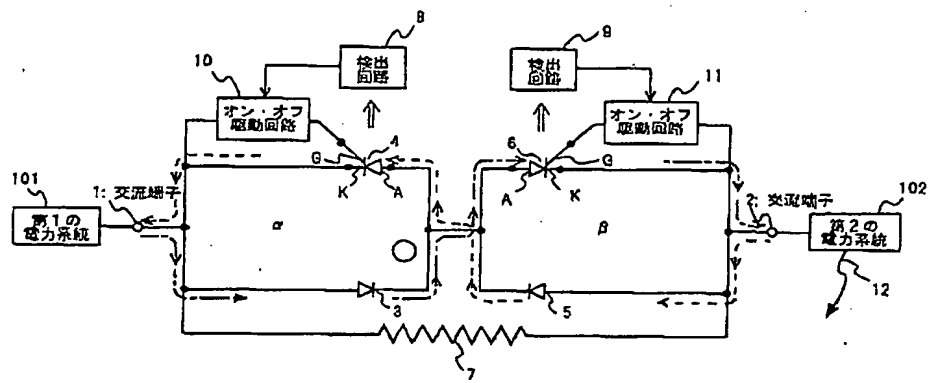
【図8】



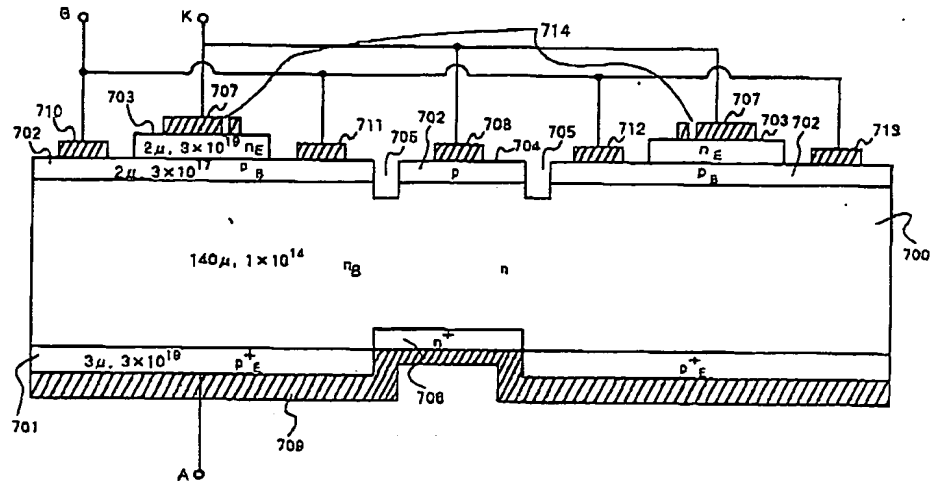
【図9】



【図10】

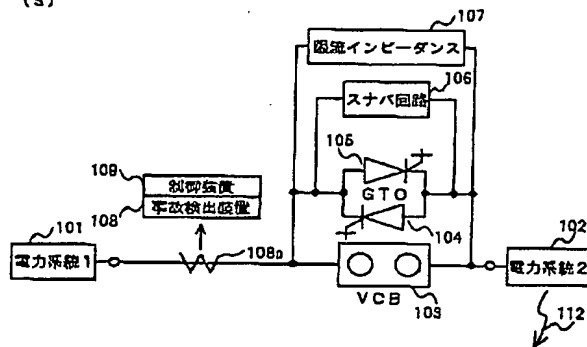


【図11】

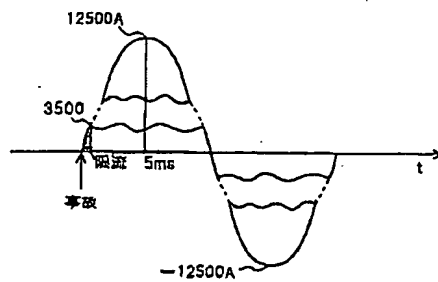


【図12】

(a)



(b)



【手続補正書】

【提出日】平成14年6月28日（2002. 6. 28）

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項1】 2つの電力系統に各々接続される2つの交流端子、

ダイオードとワイドギャップ半導体制御素子とを逆並列に接続した単位逆並列接続体、

前記単位逆並列接続体を2個逆直列に前記2つの交流端子間に接続してなる直列接続体、

前記2つの交流端子間に前記直列接続体に並列に接続された限流インピーダンス、

前記ワイドギャップ半導体制御素子に事故電流が流れたときに制御素子が生ずる発光を検出する、受光素子内蔵の検出回路、及び前記検出回路の事故電流検出出力に基づいて前記ワイドギャップ半導体制御素子をオン・オフ動作させる駆動回路を具備する限流装置。

【請求項2】 2つの電力系統に各々接続される2つの交流端子、

ワイドギャップ半導体ダイオードとワイドギャップ半導体制御素子とを逆並列に接続した単位逆並列接続体、

前記単位逆並列接続体を2個逆直列に前記2つの交流端子間に接続してなる直列接続体、

前記2つの交流端子間に前記直列接続体に並列に接続された限流インピーダンス、

前記ワイドギャップ半導体制御素子に事故電流が流れたときに制御素子が生ずる発光を検出する、受光素子内蔵の検出回路、及び前記検出回路の事故電流検出出力に基づいて前記ワイドギャップ半導体制御素子をオン・オフ動作させる駆動回路を具備する限流装置。

【請求項3】 前記ワイドギャップ半導体制御素子がシリコンカーバイド制御素子であることを特徴とする請求項1又は2記載の限流装置。

【請求項4】 前記ワイドギャップ半導体ダイオードがシリコンカーバイドダイオードであることを特徴とする請求項1又は2記載の限流装置。

【請求項5】 前記受光素子が半導体受光素子であることを特徴とする、請求項1から4までのいずれかに記載の限流装置。

【請求項6】 前記限流インピーダンスが抵抗器であることを特徴とする、請求項1から5までのいずれかに記載の限流装置。

【請求項7】 前記ワイドギャップ半導体制御素子がアノードゲート駆動型のSiC制御素子であることを特徴とする、請求項1から6までのいずれかに記載の限流装置。

【請求項8】 前記ワイドギャップ半導体制御素子がGaN制御素子であることを特徴とする請求項1から6までのいずれかに記載の限流装置。

【請求項9】 前記ダイオード及びワイドギャップ半導体制御素子が多直列接続されていることを特徴とする請求項1から8までのいずれかに記載の限流装置。

【請求項10】 前記ワイドギャップ半導体制御素子がGaN-GTOサイリスタであることを特徴とする請求項1から9までのいずれかに記載の限流装置。

【請求項11】 前記ワイドギャップ半導体制御素子がp型SiC-IGBTであることを特徴とする請求項1から9までのいずれかに記載の限流装置。

【請求項12】 前記ワイドギャップ半導体制御素子がノーマリーオンSiC静電誘導型サイリスタであることを特徴とする請求項1から9までのいずれかに記載の限流装置。

【請求項13】 前記のダイオードと前記のワイドギャップ半導体制御素子がモノリシックな単位逆並列接続体として構成されていることを特徴とする請求項1から12までのいずれかに記載の限流装置。

フロントページの続き

Fターム(参考) 5G013 AA01 AA04 BA01 CA07  
 5H410 BB05 CC03 DD03 EA04 EA32  
 EB01 EB38 FF05 KK08 LL07  
 LL18 LL19 LL20  
 5H420 BB13 CC05 DD04 EA04 EA20  
 EA42 EB01 FF04 FF23 KK07